

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-178048

(43)Date of publication of application : 27.06.2003

(51)Int.Cl.

G06F 17/17  
G06F 17/16  
H01Q 3/26

(21)Application number : 2002-204449

(71)Applicant : NTT DOCOMO INC

(22)Date of filing : 12.07.2002

(72)Inventor : ASAI TAKAHIRO  
MATSUMOTO TADASHI  
TOMISATO SHIGERU

(30)Priority

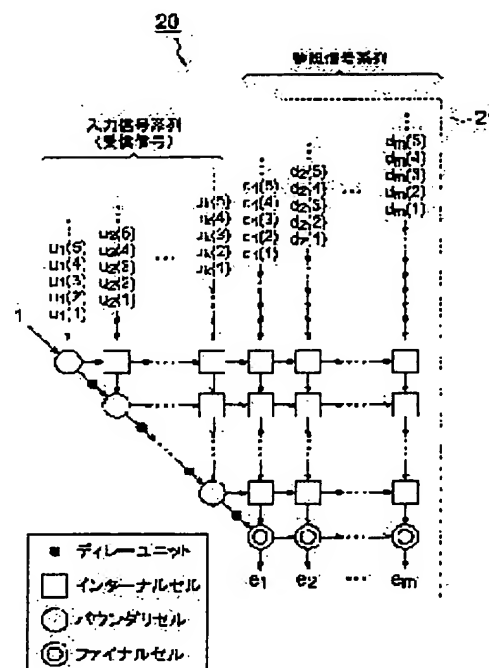
Priority number : 2001220035 Priority date : 19.07.2001 Priority country : JP

## (54) SYSTOLIC ARRAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a systolic array device capable of simultaneously handling a plurality of reference signal series in a case when the plurality of reference signal series are handled by the same input signal series during processing of an RLS algorithm on the basis of QR decomposition.

**SOLUTION:** This systolic array device comprises a plurality of boundary cells (empty circles) for calculating a proper rotating parameter for conversion on the basis of Givens rotation, a plurality of internal cells (squares) for rotating an element of a received data vector on the basis of a calculated value of the boundary cells, and a final cell (double-cycle) for deriving the posteriori estimated error from the calculated values of the cells (cycles and squares). The additional internal cells (squares) in 21 are connected to each of the cells (squares) arranged in a cell array of the tail end to which the signal series is inputted to transfer the signals outputted from the cells (squares), and the additional final cells (double-cycles) in 21 are connected to the cells (double-cycle) to transfer the calculated value from the cells (cycles) inputted to the cells (double-cycles), and the calculated value of the additional internal cells (squares).



## LEGAL STATUS

[Date of request for examination]

11.04.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-178048

(P2003-178048A)

(43) 公開日 平成15年6月27日 (2003.6.27)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テマコード\* (参考)

G 0 6 F 17/17

G 0 6 F 17/17

5 B 0 5 6

17/16

17/16

N 5 J 0 2 1

H 0 1 Q 3/26

H 0 1 Q 3/26

Z

審査請求 未請求 請求項の数 6 O L (全 9 頁)

(21) 出願番号 特願2002-204449 (P2002-204449)

(22) 出願日 平成14年7月12日 (2002.7.12)

(31) 優先権主張番号 特願2001-220035 (P2001-220035)

(32) 優先日 平成13年7月19日 (2001.7.19)

(33) 優先権主張国 日本 (J P)

(71) 出願人 392026693

株式会社エヌ・ティ・ティ・ドコモ

東京都千代田区永田町二丁目11番1号

(72) 発明者 浅井 孝浩

東京都千代田区永田町二丁目11番1号 株

式会社エヌ・ティ・ティ・ドコモ内

(72) 発明者 松本 正

東京都千代田区永田町二丁目11番1号 株

式会社エヌ・ティ・ティ・ドコモ内

(74) 代理人 100088155

弁理士 長谷川 芳樹 (外4名)

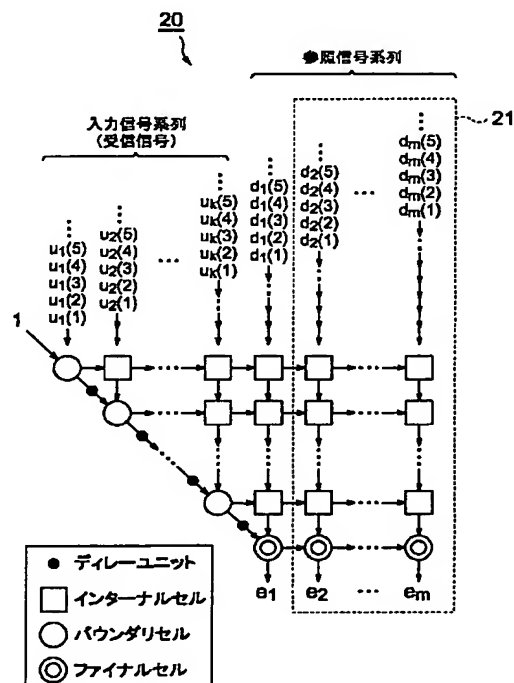
最終頁に続く

(54) 【発明の名称】 シストリックアレー装置

(57) 【要約】

【課題】 QR分解に基づくRLSアルゴリズムの処理を行う際に同一の入力信号系列で複数の参照信号系列を扱う場合、その複数の参照信号系列を同時に扱うシストリックアレー装置を提供する。

【解決手段】 本発明に係るシストリックアレー装置は、Givens回転に基づく変換のための適切な回転パラメータを計算する複数のバウンダリセル○と、このバウンダリセル○の計算値を用いて受信データベクトルの要素を回転させる複数のインターナルセル□と、セル○および□の計算値から事後推定誤差を導出するファイナルセル◎とを備えた構成に、信号系列が入力される最後尾のセル列に配列されたセル□の個々に、このセル□から出力される信号が受け渡されるように21内の追加インターナルセル□を接続し、セル◎に、このセル◎に入力されるセル○からの計算値と追加インターナルセル□の計算値とが受け渡されるように21内の追加ファイナルセル◎を接続する。



## 【特許請求の範囲】

【請求項 1】 QR 分解に基づく逐次最小 2 乗アルゴリズムの処理を行うために、Givens 回転に基づく変換のための適切な回転パラメータを計算する複数のバウンダリセルと、このバウンダリセルの計算値を用いて受信データベクトルの要素を回転させる複数のインターナルセルと、前記バウンダリセルおよび前記インターナルセルの計算値から事後推定誤差を導出するファイナルセルとを有するシストリックアレー装置において、信号系列が入力される最後尾のセル列に配列された前記インターナルセルの個々に、前記インターナルセルから出力される信号が受け渡されるように接続された追加インターナルセルと、前記ファイナルセルに、このセルに入力される前記バウンダリセルからの計算値と前記追加インターナルセルの計算値とが受け渡されるように接続された追加ファイナルセルとを具備することを特徴とするシストリックアレー装置。

【請求項 2】 前記追加インターナルセルを、前記インターナルセルから出力される信号が順次受け渡されるように複数段接続し、この接続された追加インターナルセル毎に前記追加ファイナルセルを接続し、この接続された追加ファイナルセル毎に、前記バウンダリセルからの計算値と当該追加ファイナルセルが接続された追加インターナルセルの計算値とが受け渡されることを特徴とする請求項 1 記載のシストリックアレー装置。

【請求項 3】 前記追加インターナルセルを、前記インターナルセルから出力される信号が直接受け渡されるように複数段接続し、この接続された追加インターナルセル毎に前記追加ファイナルセルを接続し、この接続された追加ファイナルセル毎に、前記バウンダリセルからの計算値と当該追加ファイナルセルが接続された追加インターナルセルの計算値とが受け渡されることを特徴とする請求項 1 記載のシストリックアレー装置。

【請求項 4】 請求項 1 又は 2 記載のシストリックアレー装置を用い、このシストリックアレー装置における入力信号系列が入力されるバウンダリセルおよびインターナルセルに、受信信号系列を入力し、最後尾のインターナルセル及び追加インターナルセルに、予め既知である信号系列を一定時間タイミングずつ可変して生成された複数の既知信号系列を入力することを特徴とする通信における同期捕捉装置。

【請求項 5】 請求項 1 又は 3 記載のシストリックアレー装置を用い、このシストリックアレー装置における入力信号系列が入力されるバウンダリセルおよびインターナルセルに、受信信号系列を入力し、最後尾のインターナルセル及び追加インターナルセルに、予め既知である信号系列を同じタイミングで入力することを特徴とする通信における同期捕捉装置。

【請求項 6】 請求項 1～3 のいずれか 1 項に記載のシ

ストリックアレー装置を用い、このシストリックアレー装置における入力信号系列が入力されるバウンダリセルおよびインターナルセルに、受信信号系列を入力し、最後尾のインターナルセル及び追加インターナルセルに、先行波に時間タイミングを合わせた既知信号系列と、様々な遅延時間の遅延波に時間タイミングを合わせた既知信号系列とを入力することを特徴とするアダプティブアレーアンテナ装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、同一の入力信号系列で複数の参照信号系列に対する出力を同時に得ることが可能な QR 分解に基づく逐次最小 2 乗アルゴリズム (RLS アルゴリズム) の処理を行うシストリックアレー装置に関する。

## 【0002】

【従来の技術】従来、トランスバーサルフィルタ (タップ付き遅延線) により構成される適応フィルタのタップ係数を制御するには様々なアルゴリズムが用いられるが、RLS アルゴリズムは、その収束特性が良好なことで知られている。RLS アルゴリズムの演算量は、制御を行うタップの個数の 2 乗に比例して増加する。したがって、タップ数が多い場合には演算量が非常に多くなってしまふ。そこで、例えば、文献 {Simon Haykin 著、翻訳主幹 鈴木博、「適応フィルタ理論」、科学技術出版} に記載されているように、QR 分解に基づく RLS アルゴリズムを並列実装することにより処理時間を低減するシストリックアレーが知られている。

【0003】図 7 に従来の基本的なシストリックアレー装置の一構成例を示し、その説明を行う。この図 7

(a) に示すシストリックアレー装置 10 は、タップ数が 3 の場合の構成であり、○印で示すバウンダリセルと、□印で示すインターナルセルと、◎印で示すファイナルセルと、●で示すディレーユニットとを備えて構成されている。なお、ファイナルセルの記号としては、通常文献では○内に×を入れた記号が用いられているがここでは◎を用いる。

【0004】バウンダリセル○とインターナルセル□は、Givens 回転に基づく変換を行うものであり、バウンダリセル○は適切な回転パラメータを計算し、この計算値をインターナルセル□に渡し、インターナルセル□はその計算値を用いて受信データベクトルの要素を回転させるものである。ファイナルセル◎は、事後推定誤差を導出するものである。

【0005】具体的には、例えば、全てのバウンダリセル○は、図 7 (b) に示すように、 $u_{in} = 0$  又は  $\delta_{in} = 0$  の時に、 $\{x = \beta^2 x, s = 0, z = u_{in}, \delta_{out} = \delta_{in}\}$  の演算を行い、この他に、 $\{z = u_{in}, x' = \beta^2 x + \delta_{in} | z |^2, c = \beta^2 x / x', s = \delta_{in} z / x', x = x', \delta_{out} = c \delta_{in}\}$  の演算を行い、これ

ら演算で得られる値  $x$  を保持する。

【0006】全てのディレーユニット●は、バウンダリセル○から出力される信号  $\delta_{out}$  が後段のセルに入力される時間を、1 演算処理時間だけ遅延させる。

【0007】全てのインターナルセル□は、例えば、図 7C に示すように、 $u_{out} = u_{in} - z x$ 、 $x = s * u_{out} + x$  の演算を行い、この演算で得られる値  $x$  を保持する。但し、 $*$  は複素共役を表す。また、全てのインターナルセル□において同一の演算が行われる具体的演算は上記文献に明記されている。ファイナルセル◎は、図 7

に示すように、 $e = \delta_{in} u_{in}$  の演算を行って出力する。これらの演算式は、上記文献 {Simon Haykin 著…} に詳しく記載されている。

【0008】図 7 (a) では、簡単のために時刻 1 から時刻 5 までの信号について示している。1 番目のタップの入力信号系列は  $u_1(1)$ 、 $u_1(2)$ 、 $u_1(3)$ 、 $u_1(4)$ 、 $u_1(5)$ 、2 番目のタップの入力信号系列は  $u_2(1)$ 、 $u_2(2)$ 、 $u_2(3)$ 、 $u_2(4)$ 、 $u_2(5)$ 、3 番目のタップの入力信号系列は  $u_3(1)$ 、 $u_3(2)$ 、 $u_3(3)$ 、 $u_3(4)$ 、 $u_3(5)$  である。

【0009】それぞれの括弧内の数字が時刻を示している。これらの入力信号系列  $u_1(1) \sim u_1(5)$ 、 $u_2(1) \sim u_2(5)$ 、 $u_3(1) \sim u_3(5)$  と参照信号系列  $d(1)$ 、 $d(2)$ 、 $d(3)$ 、 $d(4)$ 、 $d(5)$  とに対する事後推定誤差信号が出力信号  $e$  として、ファイナルセル◎より出力される。また、直列重みフラッシュという方法により、出力信号  $e$  としてタップ係数の値を得ることもできる。

【0010】

【発明が解決しようとする課題】しかしながら、従来の

シストリックアレー装置においては、上記文献に記載されているように、QR 分解に基づく RLS アルゴリズムの並列処理を行うシストリックアレーの構成として様々なものがあるが、どの構成においても参照信号系列として入力される信号系列は 1 つしかなく、複数の参照信号系列を同時に扱うことはできない。

【0011】このことから従来のシストリックアレー装置 10 を用いて、同一の入力信号系列で複数の参照信号系列の処理を行う場合、それぞれの処理を別々に行わなければならない。図 8 にタップ数 3 で 2 種類の参照信号系列を扱う場合の例を示す。

【0012】1 番目のタップの入力信号系列を  $u_1(1)$ 、 $u_1(2)$ 、 $u_1(3)$ 、 $u_1(4)$ 、 $u_1(5)$  とし、2 番目のタップの入力信号系列を  $u_2(1)$ 、 $u_2(2)$ 、 $u_2(3)$ 、 $u_2(4)$ 、 $u_2(5)$  とし、3 番目のタップの入力信号系列を  $u_3(1)$ 、 $u_3(2)$ 、 $u_3(3)$ 、 $u_3(4)$ 、 $u_3(5)$  とする。

【0013】この時、参照信号系列を  $d(1)$ 、 $d(2)$ 、 $d(3)$ 、 $d(4)$ 、 $d(5)$  とした場合の出力信号  $e$  と、入力信号系列  $u_1(1) \sim u_1(5)$ 、 $u_2$

(1)  $\sim u_2(5)$ 、 $u_3(1) \sim u_3(5)$  が同じで参照信号系列を  $d'(1)$ 、 $d'(2)$ 、 $d'(3)$ 、 $d'(4)$ 、 $d'(5)$  とした場合の出力信号  $e'$  との各々を導出する場合、始めに参照信号系列として  $d(1) \sim d(5)$  を用いて一連の処理を行って出力信号  $e$  を導出する。

【0014】次に、各セルにおいて信号  $Initial$  (図には  $Initial$  にアンダーバーを付けて表記) が入力されたら、そのセルが保持する値を初期化する。その後、参照信号系列  $d'(1) \sim d'(5)$  と、先に用いた入力信号系列と同一の入力信号系列を再び用いて処理を行わなければならない。

【0015】このように、従来のシストリックアレー装置 10 では、入力信号系列  $u_1(1) \sim u_1(5)$ 、 $u_2(1) \sim u_2(5)$ 、 $u_3(1) \sim u_3(5)$  が同一で複数の参照信号系列  $d(1) \sim d(5)$  および  $d'(1) \sim d'(5)$  を扱う場合、各々の処理を別々に行わなければならないという問題がある。

【0016】

【課題を解決するための手段】本発明はかかる点に鑑みてなされたものであり、QR 分解に基づく RLS アルゴリズムの処理を行う際に同一の入力信号系列で複数の参照信号系列を扱う場合、その複数の参照信号系列を同時に扱うことができるシストリックアレー装置を提供することを目的とする。

【0017】上記課題を解決するために、本発明のシストリックアレー装置は、QR 分解に基づく逐次最小 2 乗アルゴリズムの処理を行うために、 $Givens$  回転に基づく変換のための適切な回転パラメータを計算する複数のバウンダリセルと、このバウンダリセルの計算値を用いて受信データベクトルの要素を回転させる複数のインターナルセルと、上記バウンダリセルおよび上記インターナルセルの計算値から事後推定誤差を導出するファイナルセルとを有するシストリックアレー装置において、信号系列が入力される最後尾のセル列に配列された上記インターナルセルの個々に、上記インターナルセルから出力される信号が受け渡されるように接続された追加インターナルセルと、上記ファイナルセルに、このセルに入力される上記バウンダリセルからの計算値と上記追加インターナルセルの計算値とが受け渡されるように接続された追加ファイナルセルとを具備することを特徴としている。

【0018】この構成によれば、最後尾のセル列に、複数の追加インターナルセルと追加ファイナルセルとを有するセル列を追加したので、上記最後尾のセル列と追加されたセル列との双方に同時に異なる参照信号系列を入力することによって、この入力された参照信号系列の各々と入力信号系列との事後推定誤差を同時に導出することができる。

【0019】また、本発明のシストリックアレー装置

は、上記追加インターナルセルを、上記インターナルセルから出力される信号が順次受け渡されるように複数段接続し、この接続された追加インターナルセル毎に上記追加ファイナルセルを接続し、この接続された追加ファイナルセル毎に、上記バウンダリセルからの計算値と当該追加ファイナルセルが接続された追加インターナルセルの計算値とが受け渡されることを特徴としている。

【0020】この構成によれば、最後尾のセル列に追加されたセル列に、更に複数段のセル列を追加したので、その段数に応じた種類の参照信号系列の各々と入力信号系列との事後推定誤差を同時に導出することができる。

【0021】また、本発明のシストリックアレー装置は、追加インターナルセルを、上記インターナルセルから出力される信号が直接受け渡されるように複数段接続し、この接続された追加インターナルセル毎に追加ファイナルセルを接続し、この接続された追加ファイナルセル毎に、バウンダリセルからの計算値と当該追加ファイナルセルが接続された追加インターナルセルの計算値とが受け渡されることを特徴としている。

【0022】この構成によれば、最後尾のセル列に追加されたセル列に、更に複数段のセル列を追加したので、その段数に応じた種類の参照信号系列の各々と入力信号系列との事後推定誤差を同時に導出することができる。また、インターナルセルの計算値はそれぞれの追加インターナルセルに直接受け渡されるので、それぞれの追加インターナルセルに同時に参照信号を入力することができる。その結果、それぞれのファイナルセルから演算結果が出力されるタイミングに遅延が生ずることがなく、特に追加セル列数が多い場合に有効である。

【0023】また、本発明の通信における同期捕捉装置は、上記シストリックアレー装置を用い、このシストリックアレー装置における入力信号系列が入力されるバウンダリセルおよびインターナルセルに、受信信号系列を入力し、最後尾のインターナルセル及び追加インターナルセルに、予め既知である信号系列を一定時間タイミングずつ可変して生成された複数の既知信号系列を入力することを特徴としている。

【0024】この構成によれば、受信信号系列と複数の既知信号系列との各々の事後推定誤差が同時に得られるので、その後、誤差電力が最も小さくなる既知信号系列の時間タイミングを同期点とする周知の機能を適用すれば、短時間で同期捕捉を行うことができる。

【0025】また、本発明の通信における同期捕捉装置は、上記シストリックアレー装置を用い、このシストリックアレー装置における入力信号系列が入力されるバウンダリセルおよびインターナルセルに、受信信号系列を入力し、最後尾のインターナルセル及び追加インターナルセルに、予め既知である信号系列を同じタイミングで入力することを特徴としている。

【0026】この構成によれば、受信信号系列と複数の

既知信号系列との各々の事後推定誤差が同時に得られるので、その後、誤差電力が最も小さくなる既知信号系列の時間タイミングを同期点とする周知の機能を適用すれば、短時間で同期捕捉を行うことができる。また、それぞれの追加インターナルセルに既知の信号系列を同時に入力するので、それぞれのファイナルセルから演算結果が出力されるタイミングに遅延が生じず、処理速度がさらに向上する。特に追加セル列数が多い場合に有効である。

【0027】また、本発明のアダプティブアレーアンテナ装置は、上記シストリックアレー装置を用い、このシストリックアレー装置における入力信号系列が入力されるバウンダリセルおよびインターナルセルに、受信信号系列を入力し、最後尾のインターナルセル及び追加インターナルセルに、先行波に時間タイミングを合わせた既知信号系列と、様々な遅延時間の遅延波に時間タイミングを合わせた既知信号系列とを入力することを特徴としている。

【0028】この構成によれば、先行波について考慮されたタップ係数と、遅延波について考慮されたタップ係数とを同時に導出することができるので、先行波について考慮されたタップ係数と遅延波について考慮されたタップ係数とを合成して用いるアダプティブアレーアンテナ制御アルゴリズムにおいて、短時間でその処理を行うことが可能となる。

【0029】

【発明の実施の形態】図1は、本発明の第1実施形態に係るシストリックアレー装置の構成を示すブロック図である。この図1に示す本発明のシストリックアレー装置20の特徴は、タップ数 $k$ で $m$ 種類の参照信号系列の処理を同時に行う構成とした点にある。即ち、波線枠21で囲む複数のインターナルセル□およびファイナルセル◎を追加して構成した点にある。

【0030】この構成を分かり易く説明するため、図2(a)にタップ数3で2種類の参照信号系列の処理を同時に行う構成を示し、その説明を行う。この図2(a)に示すシストリックアレー装置30は、図7(a)に示した従来のシストリックアレー装置10における第1の参照信号系列 $d(1) \sim d(5)$ が入力されるセル列

(以降、第1参照入力セル列と呼ぶ)の右隣に、破線枠31で囲むように、第2の参照信号系列 $d'(1) \sim d'(5)$ を入力するためのインターナルセル□とファイナルセル◎とから成り且つ第1参照入力セル列と同配列の第2参照入力セル列が追加され、また、第1参照入力セル列のファイナルセル◎に、図2(b)に破線枠32で示すように、入力信号 $\delta_{in}$ を右に隣接するファイナルセル◎に受け渡す機能が追加されて構成されている。更に、第1参照入力セル列の各インターナルセル□は、第2参照入力セル列における右隣のインターナルセル□に図7Cに示した信号 $s, z$ を受け渡すように接続され

ている。

【0031】このような構成のシストリックアレー装置 30 の動作について計算機プログラミングにより確認した結果を図 3 に示す。即ちタップ数は 3 として、2 種類の参照信号系列に対する出力信号  $e$ 、 $e'$  を導出した。図 3 (a) に示す入力信号系列  $u_1$ 、 $u_2$ 、 $u_3$  と、参照信号系列  $d$ 、 $d'$  との値を用いて、従来のシストリックアレー装置 10 を用い別々に出力信号  $e$ 、 $e'$  を導出した結果を図 3 (b) に示し、本発明のシストリックアレー装置 30 を用い同時に出力信号  $e$ 、 $e'$  を導出した結果を図 3 (c) に示す。

【0032】これら結果より両者は同じ値となっている。原理上、最初のタップ数分の出力信号  $e(1)$ 、 $e(2)$ 、 $e(3)$  と  $e'(1)$ 、 $e'(2)$ 、 $e'(3)$  は導出されない。したがって、図中の出力信号は  $e(4)$ 、 $e(5)$  と  $e'(4)$ 、 $e'(5)$  のみ示している。このことから本発明のシストリックアレー装置 30 では、複数の参照信号系列を同時に扱えることが確認された。

【0033】これと同様な原理で構成されていれば、図 1 に示したようにタップ数  $k$  及び参照信号系列の系列数  $m$  に制限はない。

【0034】このように、本実施形態のシストリックアレー装置によれば、QR 分解に基づく逐次最小 2 乗アルゴリズムの処理を行う場合に、Given s 回転に基づく変換のための適切な回転パラメータを計算する複数のバウンダリセル〇と、このバウンダリセル〇の計算値を用いて受信データベクトルの要素を回転させる複数のインターナルセル□と、バウンダリセル〇およびインターナルセル□の計算値から事後推定誤差を導出するファイナルセル◎とを備えた構成に、信号系列が入力される最後尾のセル列に配列されたインターナルセル□の個々に、インターナルセル□から出力される信号が受け渡されるように追加インターナルセル□を接続し、ファイナルセル◎に、このセル◎に入力されるバウンダリセル〇からの計算値と追加インターナルセル□の計算値とが受け渡されるように追加ファイナルセル◎を接続してシストリックアレー装置を構成した。

【0035】即ち、最後尾のセル列に、複数の追加インターナルセル□と追加ファイナルセル◎とを有するセル列を追加したので、その最後尾のセル列と追加されたセル列との双方に同時に異なる参照信号系列を入力することによって、この入力された参照信号系列の各々と入力信号系列との事後推定誤差信号を同時に導出することができる。

【0036】また、追加インターナルセル□を、インターナルセル□から出力される信号が順次受け渡されるように複数段接続し、この接続された追加インターナルセル□毎に追加ファイナルセル◎を接続し、この接続された追加ファイナルセル◎毎に、バウンダリセル〇からの

計算値と当該追加ファイナルセル◎が接続された追加インターナルセル□の計算値とが受け渡されるようにした。

【0037】即ち、最後尾のセル列に追加されたセル列に、更に複数段のセル列を追加したので、その段数に応じた種類の参照信号系列の各々と入力信号系列との事後推定誤差を同時に導出することができる。

【0038】このように本実施形態のシストリックアレー装置は、シストリックアレーを用いて同一の入力信号で複数の参照信号系列を取り扱う場合に利用可能であり、具体例としては後述で説明するように、通信における同期捕捉や、移動通信におけるアダプティブアレーアンテナの制御に用いることができる。なお、これら通信分野に限らず、QR 分解に基づき RLS アルゴリズムの処理を行うシストリックアレーを用いる場合において、同一の入力信号系列で複数の参照信号系列を取り扱う場合に利用可能である。

【0039】第 1 実施形態のシストリックアレー装置を、通信における同期捕捉に用いる場合について説明する。

【0040】例えば、文献 {府川和彦、"移動通信用アダプティブアレイのフレーム同期確立法とその特性" 信学技報} や [A, V, Keerthi and J, Shynk, "Separation of Cochannel Signals in CDMA Mobile Radio" IEEE Trans on Signal Processing, Vol, 46, No. 10, 1998] に示される同期捕捉方法においては、受信側で既知の信号系列を送信側より送信し、受信側において既知信号系列の時間タイミングを 1 シンボルずつ変えて複数の参照信号系列を生成し、この複数の参照信号系列と受信信号系列との事後推定誤差を計算し、誤差電力が最も小さくなる参照信号系列の時間タイミングを同期点とすることが記載されている。

【0041】この方法では、同一の入力信号系列に対して、複数の参照信号系列における事後推定誤差信号が必要となる。したがって、図 4 に示すように、本実施形態のシストリックアレー装置において、受信信号を入力信号系列とし、1 シンボルずつ異なる複数の時間タイミングの既知信号系列を複数の参照信号系列とすることにより、同時に事後推定誤差信号を計算することができる。

【0042】即ち、既知信号系列の時間的なタイミングを 1 シンボルずつ変えた複数の系列を参照信号系列  $d_1$ 、 $d_2$ 、 $d_3$ 、 $d_4$ 、 $d_5$ 、 $d_6$ 、… (ここで、 $d_{k+1}$  は  $d_k$  の時間的なタイミングを 1 シンボル遅らせた系列である) として、本実施形態のシストリックアレー装置を用いて、それぞれに対応する事後推定誤差信号  $e_1$ 、 $e_2$ 、 $e_3$ 、 $e_4$ 、 $e_5$ 、 $e_6$ 、…を同時に導出することができる。そして、それぞれの誤差信号  $e_1$ 、 $e_2$ 、 $e_3$ 、 $e_4$ 、 $e_5$ 、 $e_6$ 、…による平均誤差電力  $P_1$ 、 $P_2$ 、 $P_3$ 、 $P_4$ 、 $P_5$ 、 $P_6$ 、…を計算し、この値が最も小さい (この例では  $p_3$ ) 時間タイミングを同期点とする。このよ

うにして、本発明を通信における同期捕捉に用いることができる。

【0043】次に、本実施形態のシストリックアレー装置を、移動通信におけるアダプティブアレーアンテナの制御に用いる場合について説明する。

【0044】例えば、文献〔菊間信良著、「アレーアンテナによる適応信号処理」、科学技術出版〕にも記載されているように、アダプティブアレーアンテナの各素子におけるタップ係数の制御アルゴリズムには様々な方式がある。その中で、RLSアルゴリズムを用いた方法

は、収束特性が良好なことで知られている。  
【0045】RLSアルゴリズムを用いたアダプティブアレーアンテナの各素子のタップ係数の計算に関して、従来から検討されている先行波だけを受信する場合は、複数の参照信号系列を取り扱うことはないが、例えば文献〔花木明人、大鐘武雄、小川恭孝、"MMSEアダプティブアレーアンテナとMLSEの縦続接続法に関する検討"信学技法、RCS98-42, pp-39-45, Jun, 1998〕に示されるような制御を行う場合、同一の入力信号系列に対して、複数の参照信号系列を取り扱う必要がある。

【0046】上記文献〔花木明人…〕では、受信電力を有効利用するためにアダプティブアレーアンテナの各素子のタップ係数について、先行波について考慮されたタップ係数と、遅延波について考慮されたタップ係数とを合成する。この先行波について考慮されたタップ係数と遅延波について考慮されたタップ係数の導出は、本実施形態のシストリックアレー装置を用いることにより同時に計算することができる。この構成を図5に示して説明する。

【0047】図5において、入力信号系列 $u_1, u_2, \dots, u_k$ としてアダプティブアレーアンテナの各素子における受信信号を用い、複数の参照信号系列 $d_1, d_2, \dots$ として、先行波に時間タイミングを合わせた既知信号系列と、様々な遅延時間の遅延波に時間タイミングを合わせた既知信号系列とを用いることにより、先行波について考慮されたタップ係数 $w_0$ と、遅延波について考慮されたタップ係数 $w_1$ とを同時に導出することができる。上記文献〔花木明人…〕の方法では、それらのタップ係数を合成して用いる。このようにして、本実施形態のシストリックアレー装置をアダプティブアレーアンテナの

制御に用いることができる。  
【0048】次に、本発明の第2実施形態に係るシストリックアレー装置について説明する。図6は、第2実施形態に係るシストリックアレー装置40の構成を示す図である。第2実施形態に係るシストリックアレー装置40は、第1実施形態に係るシストリックアレー装置20と基本的な構成は同じであるが、それぞれの追加インターナルセルは最後尾のセル列に配列されたインターナルセルの個々と並列に接続され、最後尾のインターナルセルから直接に計算結果が受け渡されるように構成されて

いる点が異なる。

【0049】第2実施形態に係るシストリックアレー装置40は、第1実施形態のシストリックアレー装置20と同様に、最後尾のセル列に、複数の追加インターナルセル $\square$ と追加ファイナルセル $\odot$ とを有するセル列を追加したので、その最後尾のセル列と追加されたセル列との双方に同時に異なる参照信号系列を入力することによって、この入力された参照信号系列の各々と入力信号系列との事後推定誤差信号を同時に導出することができる。

【0050】また、インターナルセル $\square$ から出力される信号をそれぞれの追加インターナルセル $\square$ に直接受け渡されるように複数段接続されているので、各追加インターナルセル $\square$ に入力する各参照信号系列のタイミングをずらす必要がない。また、それぞれのファイナルセルから演算結果が出力されるタイミングに遅延が生じないので、処理速度をさらに向上させることができる。特に追加セル列数が多い場合に有効である。

【0051】また、本実施形態に係るシストリックアレー装置40は、ファイナルセル $\odot$ は隣接するファイナルセル $\odot$ に計算結果を受け渡す構成ではないので、ファイナルセル $\odot$ の出力を増やさなくてもよく、従来のシストリックアレー装置のファイナルセルを用いることができる。

【0052】また、本実施形態のシストリックアレー装置40は、シストリックアレーを用いて同一の入力信号で複数の参照信号系列を取り扱う場合に利用可能であり、第1実施形態に係るシストリックアレー装置20と同様に、通信における同期捕捉や、移動通信におけるアダプティブアレーアンテナの制御に用いることができる。

【0053】

【発明の効果】以上説明したように、本発明によれば、QR分解に基づくRLSアルゴリズムの処理を行うシストリックアレー装置における最後尾のセル列に、複数の追加インターナルセルと追加ファイナルセルとを有するセル列を追加したので、上記最後尾のセル列と追加されたセル列との双方に同時に異なる参照信号系列を入力することによって、この入力された参照信号系列の各々と入力信号系列との事後推定誤差を同時に導出することができる。つまり、QR分解に基づくRLSアルゴリズムの処理を行う際に同一の入力信号系列で複数の参照信号系列を扱う場合、その複数の参照信号系列を同時に扱うことができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係るシストリックアレー装置の構成を示すブロック図である。

【図2】上記実施形態に係るシストリックアレー装置において、タップ数3で2種類の参照信号系列を扱う構成を示すブロック図である。

【図3】タップ数3で2種類の参照信号系列を扱うシス

10

20

30

40

50

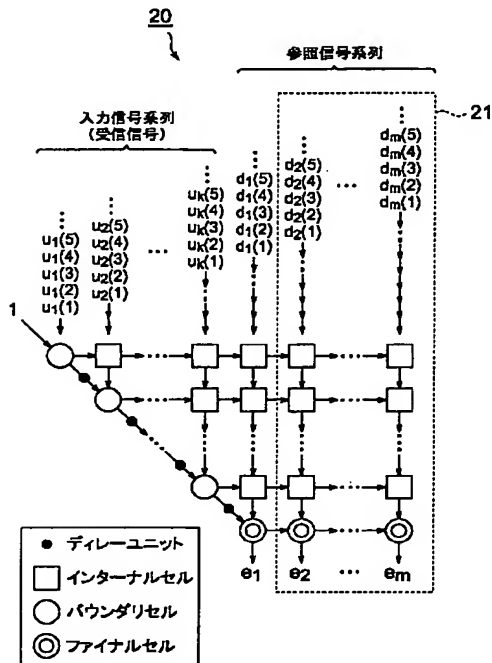
トリックアレー装置に入力される入力信号系列および参照信号系列の値と、これら値を入力した際に得られた出力信号の結果を示す図である。

【図4】上記実施形態に係るシストリックアレー装置を通信における同期捕捉に用いた場合の一例を示す図である。

【図5】上記実施形態に係るシストリックアレー装置をアダプティブアレーアンテナの指向性制御に用いた場合の一例を示す図である。

【図6】本発明の第2実施形態に係るシストリックアレー装置の構成を示すブロック図である。

【図1】



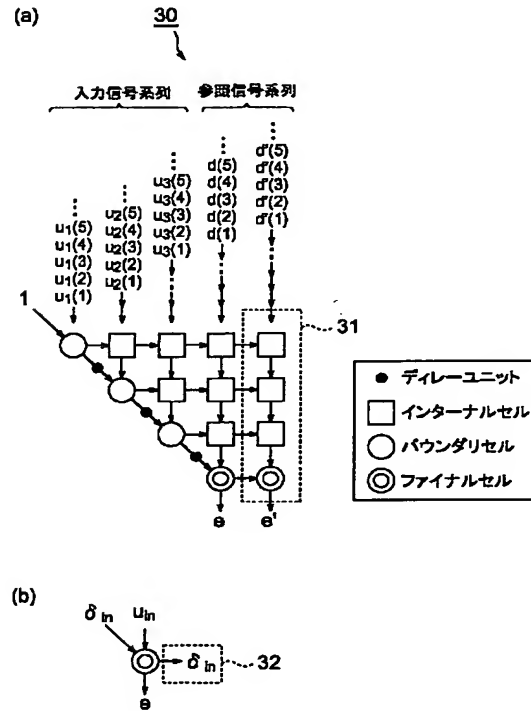
\* 【図7】従来の基本的なシストリックアレー装置の構成を示すブロック図である。

【図8】従来においてタップ数3で2種類の参照信号系列を同時に処理する場合のシストリックアレー装置の構成を示すブロック図である。

【符号の説明】

20, 30, 40…シストリックアレー装置、21, 31…実施形態での追加セル部分、32…ファイナルセルにおける実施形態での追加機能で得られる信号部分、□…インターナルセル、○…バウンダリセル、◎…ファイナルセル

【図2】





【図3】

(a)

n	$u_1(n)$	$u_2(n)$	$u_3(n)$	$d(n)$	$d'(n)$
1	-1.538845-1.176684j	-1.010038+0.449513j	-0.801922-2.238851j	-1.0	0.0
2	2.161240+1.833088j	2.368983+1.244150j	1.358375+2.531571j	1.0	-1.0
3	-2.515564-1.183371j	-2.433848-2.973969j	-0.581182-2.032217j	-1.0	-1.0
4	-0.041211-2.252587j	-1.054898-0.467696j	-1.457964+0.474251j	-1.0	-1.0
5	2.688452+0.183952j	2.673818+1.146763j	0.580007+2.748648j	1.0	-1.0

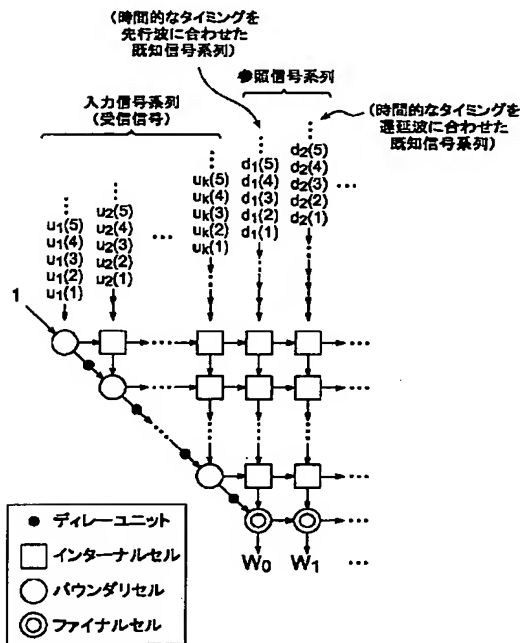
(b)

n	$e(n)$	$e'(n)$
4	-0.067908+0.017121j	-0.121471+0.015592j
5	0.228112+0.030693j	0.209954+0.034014j

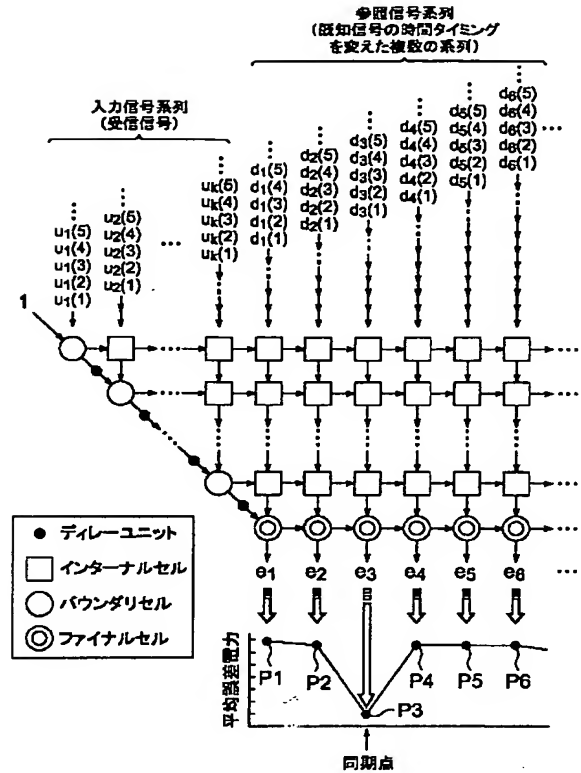
(c)

n	$e(n)$	$e'(n)$
4	-0.067908+0.017121j	-0.121471+0.015592j
5	0.228112+0.030693j	0.209954+0.034014j

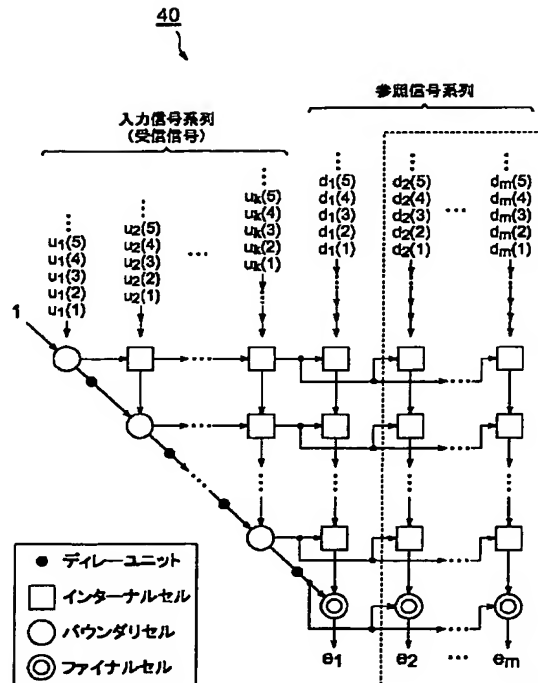
【図5】



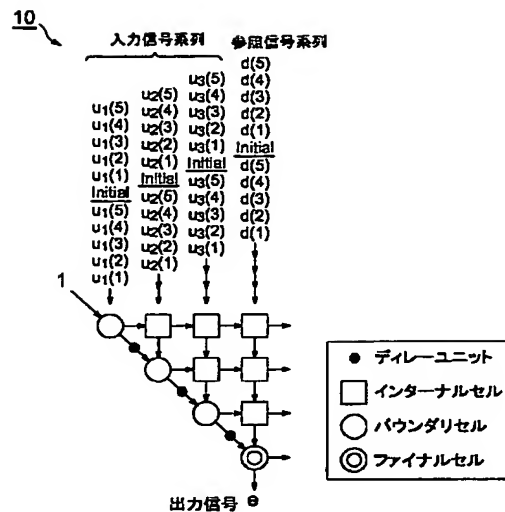
【図4】



【図6】



【圖8】



Fターム(参考) 5B056 BB11 BB51  
5J021 AA05 AA06 DB01 HA05